

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-242453

(43)Date of publication of application : 02.09.1994

(51)Int.CI. G02F 1/1343
G02F 1/133
G02F 1/136

(21)Application number : 05-026554

(71)Applicant : SHARP CORP

(22)Date of filing : 16.02.1993

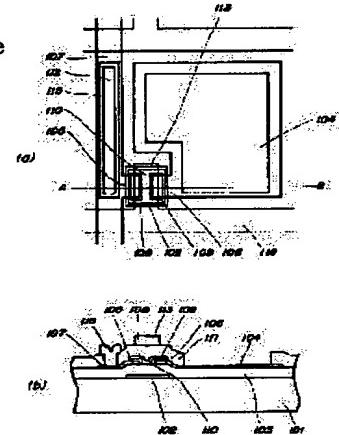
(72)Inventor : SHIMADA YOSHIHIRO
KATAOKA YOSHIHARU
KONDO NAOFUMI
TAKAHAMA MANABU
NISHIOKA YUKIYA
OTOKOTO HIDENORI

(54) ACTIVE MATRIX TYPE LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PURPOSE: To provide a structure which reduces the resistance of the source bus line of the active matrix type liquid crystal display device and also reduces the manufacturing cost by simplifying the process.

CONSTITUTION: In the active matrix type liquid crystal display device which has pixel electrodes 104 arranged in matrix on an insulating substrate 101 and independently controls the pixel electrodes 104, and the source bus line 107 is formed of ITO, a contact hole 112 is formed in an area of an insulating film 103, formed on the source bus line 107, where it does not cross the gate bus line 114, and while a gate electrode 113 gate bus line 114 is formed of molybdenum thereupon, the ITO and molybdenum are brought into contact with each other. This structure has the two-layered structure part of the ITO and molybdenum at part of the source bus line 107.



LEGAL STATUS

[Date of request for examination] 23.01.1997

[Date of sending the examiner's decision of rejection] 04.01.2000

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3167817

[Date of registration] 09.03.2001

[Number of appeal against examiner's decision of rejection] 2000-01240

[Date of requesting appeal against examiner's decision of rejection] 03.02.2000

[Date of extinction of right]

* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated.

3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] In the active-matrix mold liquid crystal display using the stagger mold thin film transistor as a switching element which arranges a picture element electrode in the shape of a matrix on an insulating substrate, and controls the above-mentioned picture element electrode independently Molybdenum constitutes a gate electrode and a gate bus line, form a source bus line with the transparency electric conduction film, and a contact hole is drilled in the field which does not intersect the gate bus line of the insulator layer deposited on a source bus line. The active-matrix mold liquid crystal display characterized by making the amount of [of the transparency electric conduction film and molybdenum] two-layer structured division placed between a part of source bus line by contacting the above-mentioned transparency electric conduction film and the above-mentioned molybdenum.

[Claim 2] In the active-matrix mold liquid crystal display using the stagger mold thin film transistor as a switching element which arranges a picture element electrode in the shape of a matrix on an insulating substrate, and controls the above-mentioned picture element electrode independently A gate electrode and a gate bus line are constituted from two-layer structure wiring with which a lower layer consists of molybdenum and the upper layer consists of aluminum. A contact hole is drilled in the field which does not intersect the gate bus line of the insulator layer which forms a source bus line with the transparency electric conduction film, and is formed on a source bus line. The active-matrix mold liquid crystal display characterized by contacting the above-mentioned transparency electric conduction film and the above-mentioned molybdenum, and making the three-tiered structure parts of the transparency electric conduction film, molybdenum, and aluminum placed between a part of source bus lines.

[Translation done.]

* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated.

3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the structure of the gate bus line of an active-matrix mold liquid crystal display, and a source bus line.

[0002]

[Description of the Prior Art] A picture element electrode is arranged in the shape of a matrix on an insulating substrate, a thin film transistor component is connected to each picture element electrode, and it is adopted as the display using the liquid crystal of the active-matrix method which drives each picture element electrode independently mutually by carrying out switching control of this thin film transistor component. The indicating equipment which adopted the active-matrix drive method is put in practical use by the liquid crystal television, the word processor, the terminal indicating equipment of a computer, etc.

[0003] In these active-matrix mold liquid crystal displays, the top view of one picture element part of the active-matrix mold liquid crystal display using a stagger mold thin film transistor and the sectional view in E-F are shown in drawing 3 (a) and drawing 3 R>3 (b). This active-matrix mold liquid crystal display The picture element electrode 304 formed with the transparent electrode (ITO) with the gobo 302 and the insulator layer 303 on the transparency insulating substrate 301, The source electrode 305, the drain electrode 306, and the 1st source bus line 307, The amorphous silicon layer 308 used as a channel, and 1st n+ silicon semi-conductor layer 309, It is further constituted by 2nd n+ silicon semi-conductor layer 310, the 2nd source bus line 311, such as chromium for the reduction in resistance of a source bus line, and the gate dielectric film 312 which consists of SiO₂, the gate electrode 313, and the gate bus line 314.

[0004]

[Problem(s) to be Solved by the Invention] In recent years, the price of the liquid crystal television with which the active-matrix mold liquid crystal display is put in practical use, a word processor, and the terminal indicating equipment of a computer etc. fall, low-pricing of the active-matrix mold liquid crystal display itself is needed, and simplification of a process is desired.

[0005] In the above-mentioned conventional active-matrix mold liquid crystal display, in order to form a source bus line into low resistance, it needed to be made the two-layer structure of the transparency electric conduction film (ITO) and metal wiring, and there was a fault that a process became complicated. Moreover, although chromium with the comparatively high adhesion force was well used on ITO as metal wiring when connecting metal wiring with ITO, specific resistance of chromium was high, and it had the fault that source bus-line resistance became high in the formation of large-sized highly minute of an active-matrix mold liquid crystal display, needed to give metal wiring with still lower specific resistance, such as aluminum, and had the fault of complicating a process more.

[0006] This invention solves such a trouble and the purpose is offering the cheap active-matrix mold liquid crystal display with which the process's was simplified.

[0007]

[Means for Solving the Problem] In the active-matrix mold liquid crystal display using the stagger mold thin film transistor as a switching element which invention of the 1st of this invention arranges a picture element electrode in the shape of a matrix on an insulating substrate, and controls the above-mentioned picture element electrode independently A contact hole is drilled in the field which does not intersect the gate bus line of the insulator layer which constitutes a gate electrode and a gate bus line with molybdenum, forms a source bus line by ITO, and is formed on a source bus line. It is the active-matrix mold liquid crystal display characterized by contacting the above-mentioned molybdenum to Above ITO, and arranging a part for the two-layer structured division of ITO and molybdenum to a part of source bus line. In this liquid crystal display, the molybdenum which carries out electrical installation to a gate electrode and a gate bus line, and a source bus line is formed in coincidence.

[0008] Moreover, invention of the 2nd of this invention arranges a picture element electrode in the shape of a matrix on an insulating substrate, and sets it to the active-matrix mold liquid crystal display using the stagger mold thin film transistor as a switching element which controls the above-mentioned picture element electrode independently. A gate electrode and a gate bus line are constituted from two-layer structure wiring with which a lower layer consists of molybdenum and the upper layer consists of

aluminum. A contact hole is drilled in the field which does not intersect the gate bus line of the insulator layer which forms a source bus line by ITO and is formed on a source bus line. It is the active-matrix mold liquid crystal display characterized by contacting the above-mentioned molybdenum to Above ITO, and arranging the three-tiered structure parts of ITO and molybdenum aluminum to a part of source bus line.

[0009]

[Function] In one layer or lower layer of molybdenum at a gate electrode and a gate bus line Molybdenum, Use two-layer structure wiring of aluminum for the upper layer, and a contact hole is drilled in the field which does not intersect the gate bus line of the insulator layer formed on the source bus line formed by ITO. It can manufacture cheaply in the process which had the high definition large-sized active-matrix mold liquid crystal display which needs a low resistance source bus line simplified by forming in formation and coincidence of a gate electrode and a gate bus line so that molybdenum may be connected with ITO.

[0010]

[Example] As the 1st example, the top view of an active-matrix mold liquid crystal display is shown in drawing 1 (a), the A-B sectional view is shown in drawing 1 (b), and it explains below at a detail.

[0011] In order to form 500A of chromium by the sputtering technique, to form a gobo 102 by the photolithography method on a glass substrate 101 and to take the insulation with a gobo 102 and a thin film transistor throughout the top face, the insulator layer 103 which consists of silicon oxide is formed in thickness of 4500A. Next, 600A of ITO film is formed and the picture element electrode 104, the source electrode 105, the drain electrode 106, and the 1st source bus line 107 are formed by the photolithography method.

[0012] Next, 500A of n+ silicon film is formed by the plasma-CVD method, etching separates into 1st n+ silicon semi-conductor layer 108 and 2nd n+ silicon semi-conductor layer 109 electrically, 1st n+ silicon semi-conductor layer 108 is electrically connected with the source electrode 105, and 2nd n+ silicon semi-conductor layer 109 is electrically connected with the drain electrode 106. Furthermore, an amorphous silicon is formed by the plasma-CVD method by the thickness of 300A as a silicon semi-conductor layer 110, and it etches into a predetermined configuration. The gate dielectric film 111 which besides consists of silicon nitride is formed by the plasma-CVD method by the thickness of 3000A.

[0013] Next, a contact hole 112 is formed in most fields (at least 50% or more, preferably about 90%) where the 1st source bus line 107 and gate bus line 114 do not cross, and molybdenum 3000A is formed by the sputtering technique from on the at the same time it makes ***** of picture element electrode 104 part gate dielectric film 111 by etching. This molybdenum is etched, the gate electrode 113, the gate bus line 114, and the 2nd source bus line 115 are formed, and the 1st source bus line 107 and the 2nd source bus line 115 are connected electrically in a contact hole 112.

[0014] Thus, the produced active-matrix substrate is used as one cel substrate, the substrate with which the counterelectrode (electrode by which opposite arrangement is carried out in common with each picture element electrode) was formed is used as the cel substrate of another side, and the active-matrix mold liquid crystal display of this example is obtained by making a liquid crystal layer intervene between them.

[0015]

[Example 2] As the 2nd example, the top view of an active-matrix mold liquid crystal display and the sectional view in C-D are shown in drawing 2 (a) and drawing 2 (b), and it explains below at a detail.

[0016] Chromium 500A is formed by the sputtering technique on a glass substrate 201, and a gobo 202 is formed in a predetermined configuration by the phot lithography method. The silicon oxide film is formed by the thickness of 4500A as an insulator layer for taking the insulation with a thin film transistor on this gobo 202. Next, 600A of ITO film is formed and etched, and the picture element electrode 204, the source electrode 205, the drain electrode 206, and the 1st source bus line 207 are formed.

[0017] Next, 500A of n+ silicon film is formed by the plasma-CVD method, it separates into 1st n+ silicon semi-conductor layer 208 and 2nd n+ silicon semi-conductor layer 209 electrically, 1st n+ silicon semi-conductor layer 208 is electrically connected with the source electrode 205, and 2nd n+ silicon semi-conductor layer 209 is electrically connected with the drain electrode 206. Furthermore, an amorphous silicon is formed by 300A plasma-CVD method as a silicon semi-conductor layer 210, and silicon nitride is formed by 3000A plasma-CVD method as gate dielectric film 211.

[0018] Next, at the same time it makes ***** of picture element electrode 204 part gate dielectric film 211 by etching Most fields (at least 50% or more) where the 1st source bus line 207 and gate bus line 215 do not cross A contact hole 212 is preferably formed to about 90%. Molybdenum 500A from the top, Carry out continuation membrane formation of the aluminum 2000A by the spatter, and the mixed acid of an acetic acid, a nitric acid, and a phosphoric acid performs package etching. The 1st gate electrode 213, the 2nd gate electrode 214, the gate bus line 215, the 2nd source bus line 216, and the 3rd source bus line 217 are formed. The 1st source bus line 207 and the 2nd source bus line 216 are connected electrically in a contact hole 212.

[0019] Thus, the active-matrix mold liquid crystal display of this example is obtained by enclosing a liquid crystal layer between the produced active-matrix substrate and the opposite substrate with which the counterelectrode was formed.

[0020]

[Effect of the Invention] This invention is the field which does not intersect the gate bus line of the source bus line which molybdenum was used for one layer or lower layer of molybdenum, it used two-layer structure wiring of aluminum for the upper layer at the gate electrode and the gate bus line, and was formed by ITO. By drilling a contact hole in an insulator layer and connecting ITO with metal wiring which becomes formation and coincidence of a gate electrode and a gate bus line from molybdenum It can manufacture cheaply in the process which had the active-matrix mold liquid crystal display of a low resistance source bus line simplified.

[Translation done.]

* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
 - 2.**** shows the word which can not be translated.
 - 3.In the drawings, any words are not translated.
-

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the top view and A-B sectional view of an active-matrix mold liquid crystal display showing the 1st example of this invention.

[Drawing 2] It is the top view and C-D sectional view of an active-matrix mold liquid crystal display showing the 2nd example of this invention.

[Drawing 3] It is the conventional top view and conventional E-F sectional view of an active-matrix mold liquid crystal display.

[Description of Notations]

101,201 Glass substrate
102,202 Gobo
103,203 Insulator layer
104,204 Picture element electrode
105,205 Source electrode
106,206 Drain electrode
107,207 1st source bus line
108,208 1st n+ silicon semi-conductor layer
109,209 2nd n+ silicon semi-conductor layer
110,210 Silicon semi-conductor layer
111,211 Gate dielectric film
112,212 Contact hole
113 Gate Electrode
114 Gate Bus Line
115 2nd Source Bus Line
213 1st Gate Electrode
214 2nd Gate Electrode
215 Gate Bus Line
216 2nd Source Bus Line
217 3rd Source Bus Line

[Translation done.]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-242453

(43)公開日 平成6年(1994)9月2日

(51)Int.Cl. ⁵	識別記号	序内整理番号	F I	技術表示箇所
G 0 2 F	1/1343	8707-2K		
	1/133	5 5 0	9226-2K	
	1/136	5 0 0	9018-2K	

審査請求 未請求 請求項の数 2 O L (全 5 頁)

(21)出願番号 特願平5-26554

(22)出願日 平成5年(1993)2月16日

(71)出願人 000005049
シャープ株式会社
大阪府大阪市阿倍野区長池町22番22号

(72)発明者 嶋田 吉祐
大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

(72)発明者 片岡 義晴
大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

(72)発明者 近藤 直文
大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

(74)代理人 弁理士 梅田 勝

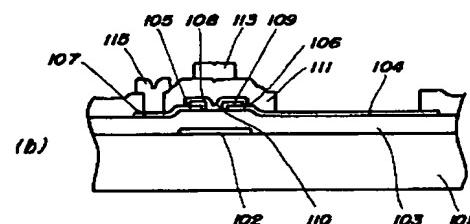
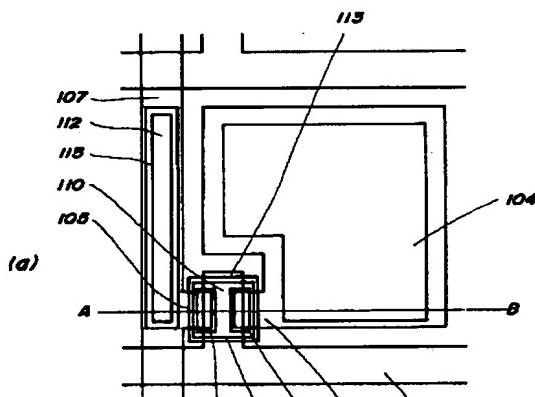
最終頁に続く

(54)【発明の名称】 アクティブマトリックス型液晶表示装置

(57)【要約】

【目的】 アクティブマトリックス型液晶表示装置ソースバスラインの低抵抗化及びプロセスを簡略化して安価に製造できる構造を提供するものである。

【構成】 本発明の第1の発明は、絶縁基板上に絵素電極をマトリックス状に配置し、上記絵素電極を独立に制御するスイッチング素子としてスタガ型薄膜トランジスタを用いたアクティブマトリックス型液晶表示装置において、ソースバスラインをITOにより形成し、ソースバスライン上に形成される絶縁膜のゲートバスラインと交差しない領域にコンタクトホールを形成して、この上からモリブデンによってゲート電極ゲートバスラインを形成すると同時に、上記ITOと上記モリブデンを接触させる。この構造によりソースバスラインの一部にITOとモリブデンの2層構造部分を形成する。



(2)

2

【特許請求の範囲】

【請求項1】 絶縁基板上に絵素電極をマトリックス状に配置し、上記絵素電極を独立に制御するスイッチング素子としてスタガ型薄膜トランジスタを用いたアクティブマトリックス型液晶表示装置において、ゲート電極及びゲートバスラインをモリブデンにより構成し、ソースバスラインを透明導電膜により形成し、ソースバスライン上に堆積される絶縁膜のゲートバスラインと交差しない領域にコンタクトホールを穿設して、上記透明導電膜と上記モリブデンを接触させることにより、ソースバスラインの一部に透明導電膜とモリブデンの2層構造部分を介在させることを特徴とするアクティブマトリックス型液晶表示装置。

【請求項2】 絶縁基板上に絵素電極をマトリックス状に配置し、上記絵素電極を独立に制御するスイッチング素子としてスタガ型薄膜トランジスタを用いたアクティブマトリックス型液晶表示装置において、ゲート電極及びゲートバスラインを下層がモリブデン、上層がアルミニウムよりなる2層構造配線で構成し、ソースバスラインを透明導電膜により形成し、ソースバスライン上に形成される絶縁膜のゲートバスラインと交差しない領域にコンタクトホールを穿設して、上記透明導電膜と上記モリブデンを接触させ、ソースバスラインの一部に透明導電膜とモリブデンとアルミニウムの3層構造部分を介在させることを特徴とするアクティブマトリックス型液晶表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、アクティブマトリックス型液晶表示装置のゲートバスラインとソースバスラインの構造に関する。

【0002】

【従来の技術】絶縁基板上に絵素電極をマトリックス状に配置し、各絵素電極に薄膜トランジスタ素子を接続して、この薄膜トランジスタ素子をスイッチング制御することにより各絵素電極を相互に独立して駆動するアクティブマトリックス方式の液晶を用いた表示装置に採用されている。アクティブマトリックス駆動方式を採用した表示装置は、液晶テレビジョン、ワードプロセッサ、コンピュータの端末表示装置等に実用化されている。

【0003】これらのアクティブマトリックス型液晶表示装置において、スタガ型薄膜トランジスタを用いたアクティブマトリックス型液晶表示装置の1つの絵素部分の平面図及びE-Fにおける断面図を図3(a)及び図3(b)に示す。このアクティブマトリックス型液晶表示装置は、透明絶縁基板301上に遮光板302と、絶縁膜303と、透明電極(ITO)で形成された絵素電極304と、ソース電極305と、ドレイン電極306と、第1のソースバスライン307と、チャネルとなるアモルファスシリコン層308と、第1のn⁺シリコン

半導体層309と、第2のn⁺シリコン半導体層310と、さらにソースバスラインの低抵抗化のためのクロム等の第2のソースバスライン311と、SiO₂よりなるゲート絶縁膜312と、ゲート電極313と、ゲートバスライン314により構成されている。

【0004】

【発明が解決しようとする課題】近年、アクティブマトリックス型液晶表示装置の実用化されている液晶テレビジョン、ワードプロセッサ、コンピュータの端末表示装置等は低価格化され、アクティブマトリックス型液晶表示装置自体の低価格化が必要となってきており、プロセスの簡略化が望まれている。

【0005】上記従来のアクティブマトリックス型液晶表示装置では、ソースバスラインを低抵抗化するため、透明導電膜(ITO)と金属配線の2層構造にする必要があり、プロセスが複雑になるという欠点があった。またITOと金属配線を接続する際には、金属配線としてITO上で比較的密着力の高いクロムがよく用いられるが、クロムは比抵抗が高く、アクティブマトリックス型液晶表示装置の大型高精細化においては、ソースバスライン抵抗が高くなるという欠点があり、さらにアルミニウムなどの比抵抗の低い金属配線を施す必要があり、プロセスをより複雑にするという欠点があった。

【0006】本発明は、このような問題点を解決するものであり、その目的はプロセスの簡略化された安価なアクティブマトリックス型液晶表示装置を提供することである。

【0007】

【課題を解決するための手段】本発明の第1の発明は、絶縁基板上に絵素電極をマトリックス状に配置し、上記絵素電極を独立に制御するスイッチング素子としてスタガ型薄膜トランジスタを用いたアクティブマトリックス型液晶表示装置において、ゲート電極及びゲートバスラインをモリブデンにより構成し、ソースバスラインをITOにより形成し、ソースバスライン上に形成される絶縁膜のゲートバスラインと交差しない領域にコンタクトホールを穿設して、上記ITOと上記モリブデンを接触させ、ソースバスラインの一部にITOとモリブデンの2層構造部分を配置させることを特徴とするアクティブマトリックス型液晶表示装置である。この液晶表示装置において、ゲート電極及びゲートバスラインと、ソースバスラインと電気的接続するモリブデンは同時に形成される。

【0008】また、本発明の第2の発明は、絶縁基板上に絵素電極をマトリックス状に配置し、上記絵素電極を独立に制御するスイッチング素子としてスタガ型薄膜トランジスタを用いたアクティブマトリックス型液晶表示装置において、ゲート電極及びゲートバスラインを下層がモリブデン、上層がアルミニウムよりなる2層構造配線で構成し、ソースバスラインをITOにより形成し、

(3)

3

ソースバスライン上に形成される絶縁膜のゲートバスラインと交差しない領域にコンタクトホールを穿設して、上記ITOと上記モリブデンを接触させ、ソースバスラインの一部にITOとモリブデン・アルミニウムの3層構造部分を配置させることを特徴とするアクティブマトリックス型液晶表示装置である。

【0009】

【作用】ゲート電極及びゲートバスラインにモリブデンの1層、あるいは下層にモリブデン、上層にアルミニウムの2層構造配線を用い、ITOで形成されたソースバスライン上に形成される絶縁膜のゲートバスラインと交差しない領域にコンタクトホールを穿設し、ゲート電極及びゲートバスラインの形成と同時に、ITOとモリブデンを接続するように形成することで低抵抗ソースバスラインを必要とする大型高精細のアクティブマトリックス型液晶表示装置を簡略化されたプロセスで安価に製造することができる。

【0010】

【実施例】第1の実施例としてアクティブマトリックス型液晶表示装置の平面図を図1(a)に、そのA-B断面図を図1(b)に示し、以下に詳細に説明する。

【0011】ガラス基板101上にクロムをスパッター法で500Å成膜して、ホトリソグラフィ法により遮光板102を形成し、その上面全域に遮光板102と薄膜トランジスタとの絶縁をとるため、酸化シリコンからなる絶縁膜103を4500Åの厚さに成膜する。次にITO膜を600Å成膜し、ホトリソグラフィ法により絵素電極104、ソース電極105、ドレイン電極106及び第1のソースバスライン107を形成する。

【0012】次にn⁺シリコン膜500ÅをプラズマCVD法により形成し、エッチングにより第1のn⁺シリコン半導体層108と第2のn⁺シリコン半導体層109に電気的に分離し、ソース電極105と第1のn⁺シリコン半導体層108を電気的に接続し、ドレイン電極106と第2のn⁺シリコン半導体層109を電気的に接続する。さらにシリコン半導体層110としてアモルファスシリコンを300Åの厚さでプラズマCVD法により成膜して所定形状にエッチングする。この上に窒化シリコンよりなるゲート絶縁膜111を3000Åの厚さでプラズマCVD法により成膜する。

【0013】次にゲート絶縁膜111に、エッチングにより絵素電極104部分の窓開けをすると同時に、第1のソースバスライン107とゲートバスライン114が交差しない領域の大部分（少なくとも50%以上、好ましくは90%程度）にコンタクトホール112を形成し、その上からモリブデン3000Åをスパッター法により成膜する。このモリブデンをエッチングしてゲート電極113、ゲートバスライン114及び第2のソースバスライン115を形成し、第1のソースバスライン107と第2のソースバスライン115をコンタクトホール112で電気的に接続する。

(4)

4

ル112で電気的に接続する。

【0014】このようにして作製されたアクティブマトリックス基板を一方のセル基板とし、対向電極（各絵素電極に共通して対向配置される電極）の形成された基板を他方のセル基板とし、その間に液晶層を介在させることにより本実施例のアクティブマトリックス型液晶表示装置が得られる。

【0015】

【実施例2】第2の実施例として、アクティブマトリックス型液晶表示装置の平面図及びC-Dにおける断面図を図2(a)及び図2(b)に示し、以下に詳細に説明する。

【0016】ガラス基板201上にスパッター法によりクロム500Åを成膜し、所定形状にホトリソグラフィ法により遮光板202を形成する。この遮光板202上に薄膜トランジスタとの絶縁を取るための絶縁膜として酸化シリコン膜を4500Åの厚さで成膜する。次にITO膜600Åを成膜し、エッチングして絵素電極204、ソース電極205、ドレイン電極206及び第1のソースバスライン207を形成する。

【0017】次にn⁺シリコン膜500ÅをプラズマCVD法により形成し、第1のn⁺シリコン半導体層208と第2のn⁺シリコン半導体層209に電気的に分離し、ソース電極205と第1のn⁺シリコン半導体層208を電気的に接続し、ドレイン電極206と第2のn⁺シリコン半導体層209を電気的に接続する。さらに、シリコン半導体層210としてアモルファスシリコンを300ÅプラズマCVD法により形成し、ゲート絶縁膜211として窒化シリコンを3000ÅプラズマCVD法により成膜する。

【0018】次にゲート絶縁膜211に、エッチングにより絵素電極204部分の窓開けをすると同時に、第1のソースバスライン207とゲートバスライン215が交差しない領域の大部分（少なくとも50%以上、好ましくは90%程度）にコンタクトホール212を形成し、その上からモリブデン500Å、アルミニウム2000Åをスパッターにより連続成膜し、酢酸・硝酸・リン酸の混酸により一括エッチングを行い、第1のゲート電極213、第2のゲート電極214、ゲートバスライン215、第2のソースバスライン216及び第3のソースバスライン217を形成し、第1のソースバスライン207と第2のソースバスライン216をコンタクトホール212で電気的に接続する。

【0019】このようにして作製されたアクティブマトリックス基板と対向電極の形成された対向基板の間に液晶層を封入することにより本実施例のアクティブマトリックス型液晶表示装置が得られる。

【0020】

【発明の効果】本発明は、ゲート電極及びゲートバスラインにモリブデンの1層、あるいは下層にモリブデン、

(4)

5

上層にアルミニウムの2層構造配線を用い、ITOで形成されたソースバスラインのゲートバスラインと交差しない領域で、絶縁膜にコンタクトホールを穿設し、ゲート電極及びゲートバスラインの形成とともに、モリブデンよりなる金属配線とITOを接続することにより、低抵抗ソースバスラインのアクティブマトリックス型液晶表示装置を簡略化されたプロセスで安価に製造することができる。

【図面の簡単な説明】

【図1】本発明の第1の実施例を示すアクティブマトリックス型液晶表示装置の平面図及びA-B断面図である。

【図2】本発明の第2の実施例を示すアクティブマトリックス型液晶表示装置の平面図及びC-D断面図である。

【図3】従来のアクティブマトリックス型液晶表示装置の平面図及びE-F断面図である。

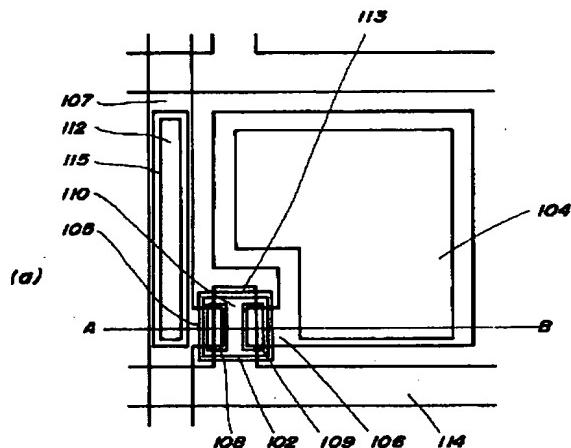
【符号の説明】

101, 201 ガラス基板

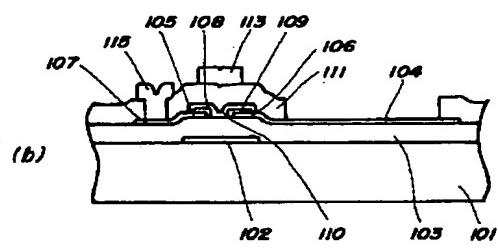
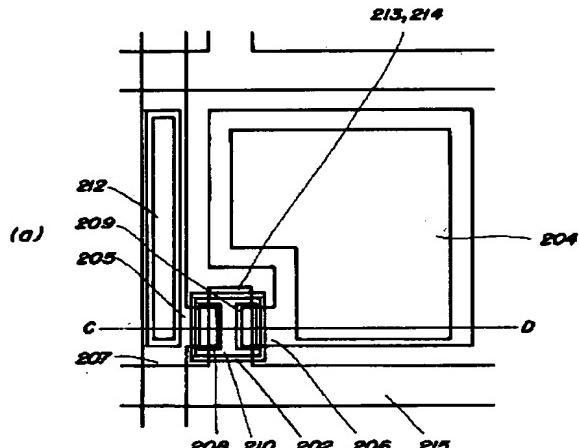
6

- | | |
|----------|----------------------------|
| 102, 202 | 遮光板 |
| 103, 203 | 絶縁膜 |
| 104, 204 | 絵素電極 |
| 105, 205 | ソース電極 |
| 106, 206 | ドレイン電極 |
| 107, 207 | 第1のソースバスライン |
| 108, 208 | 第1のn ⁺ シリコン半導体層 |
| 109, 209 | 第2のn ⁺ シリコン半導体層 |
| 110, 210 | シリコン半導体層 |
| 111, 211 | ゲート絶縁膜 |
| 112, 212 | コンタクトホール |
| 113 | ゲート電極 |
| 114 | ゲートバスライン |
| 115 | 第2のソースバスライン |
| 213 | 第1のゲート電極 |
| 214 | 第2のゲート電極 |
| 215 | ゲートバスライン |
| 216 | 第2のソースバスライン |
| 217 | 第3のソースバスライン |

【図1】

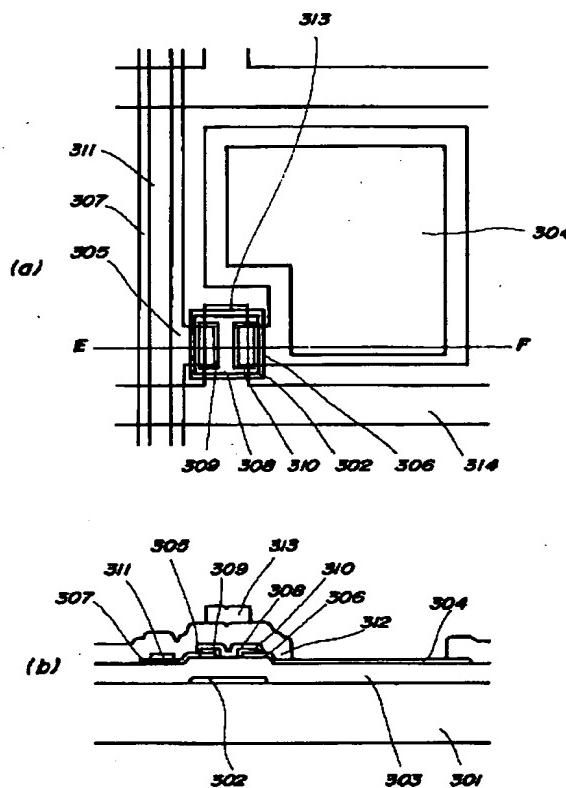


【図2】



(5)

【図3】



フロントページの続き

(72) 発明者 高濱 学
大阪府大阪市阿倍野区長池町22番22号 シ
ヤープ株式会社内

(72) 発明者 西岡 幸也
大阪府大阪市阿倍野区長池町22番22号 シ
ヤープ株式会社内

(72) 発明者 音琴 秀則
大阪府大阪市阿倍野区長池町22番22号 シ
ヤープ株式会社内

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.